



FIȘA DISCIPLINEI
ANUL UNIVERSITAR 2025 – 2026

1. Date despre program

1.1. Instituția de învățământ superior	UNIVERSITATEA DIN CRAIOVA
1.2. Facultatea	Automatică, Calculatoare și Electronică
1.3. Departamentul	Calculatoare și Tehnologia Informației
1.4. Domeniul de studii	Calculatoare și Tehnologia Informației
1.5. Ciclu de studii universitare	Licență
1.6. Forma de organizare	IF
1.7. Programul de studii	Calculatoare / L2060101010

2. Date despre disciplină

2.1. Denumirea disciplinei			Circuite VLSI				
2.2. Titularul activităților de curs			Lemeni Ioan				
2.3. Titularul activităților de seminar/ laborator			Lemeni Ioan				
2.4. Anul de studiu	IV	2.5. Semestrul	I	2.6. Tipul de evaluare	E	2.7. Regimul disciplinei	DOP

3. Timpul total estimat (ore pe semestru a activităților didactice)

3.1. Numărul de ore pe săptămână	4	din care: 3.2 curs	2	3.3. sem./lab./pr.	0/2/0
3.4. Total ore din planul de învățământ	56	din care: 3.5 curs	28	3.6. sem./lab./pr.	0/28/0
Distribuția fondului de timp - ore/sapt.					
Studiul după manual, suport de curs, bibliografie și notițe					28
Documentare suplimentară în bibliotecă, pe platformele electronice de specialitate și pe teren					14
Pregătire seminarii/laboratoare, teme, referate, portofolii și eseuri					14
Tutoriat					
Examinări					5
Alte activități: consultatii					8
3.7. Total ore studiu individual					69
3.8. Total ore pe semestru					125
3.9. Numărul de credite					5

4. Precondiții (acolo unde este cazul)

4.1. de curriculum	•
4.2. de competențe	•

5. Condiții (acolo unde este cazul)

5.1. de desfășurare a cursului	•
5.2. de desfășurare a seminarului/ laboratorului	•

6. Obiectivele disciplinei - rezultate așteptate ale învățării la formarea cărora contribuie parcurgerea și promovarea disciplinei

Cunoștințe	Studentul/Absolventul: 1. Studentul/absolventul descrie, identifică, sumarizează concepte și metode elementare referitoare la sisteme în general și la sisteme digitale în special și modul lor de aplicare în probleme concrete. 2. Studentul/absolventul descrie, identifică, sumarizează concepte și metode elementare privitoare la limbaje de descriere hardware, medii de programare și modul lor de aplicare în probleme concrete.
Aptitudini (Abilități)	Studentul/Absolventul: 1. Studentul/absolventul analizează sistemele utilizând teoriile studiate și proiectează, implementează, diagnostichează și depanează sisteme digitale. 2. Studentul/absolventul specifică cerințe, analizează, elaborează, dezvoltă și testează sisteme digitale în limbaje de descriere hardware.
Responsabilitate și autonomie	Studentul/Absolventul: 1. Studentul/absolventul derulează procese din managementul proiectelor de calculatoare și tehnologia informației, cu preluarea diferitelor roluri în echipă și descrierea clară și concisă, verbal și în scris, a rezultatelor.

7. Conținuturi

7.1. CURS	Modalitatea de desfășurare	Metode de predare	Fond de timp alocat (ore)
1. Circuite VLSI: ASIC vs. PFGA, Limbaje de descriere hardware	Online sincron (săptămâna 1)	Prelegere participativă	2
2. Clase și tipuri de data în VHDL.	Online sincron (săptămâna 2, 3)	Prelegere participativă	3
3. Operatori în VHDL	Online sincron (săptămâna 3, 4)	Prelegere participativă	3
4. Pachete aritmetice	Online sincron (săptămâna 5)	Prelegere participativă	2
5. Simulatorul.	Online sincron (săptămâna 6)	Prelegere participativă	2
6. Declarații paralele.	față în față	Prelegere participativă	2
7. Declarația „process” și instrucțiuni secvențiale.	față în față	Prelegere participativă	3
8. Descrierea bistabililor.	față în față	Prelegere participativă	3
9. Descrierea registrelor și a numărătoarelor.	față în față	Prelegere participativă	2
10. Descrierea mașinilor secvențiale Mealy.	față în față	Prelegere participativă	2
11. Modelarea mașinilor secvențiale cu cale de date	față în față	Prelegere participativă	4

Bibliografie:

1. Bhasker J. – VHDL Primer, third edition, Prentice Hall, 1999
2. Jasinski R. – Effective Coding with VHDL - Principles and Best Practice, The MIT Press, 2016
3. Perry D. – Vhdl Programming By Example, McGraw-Hill, 2002
4. Skahill K. – VHDL for programmable logic, Addison-Wesley, 1996

7.2. Seminar/laborator/proiect	Modalitatea de desfășurare	Metode de predare	Fond de timp alocat (ore)
1. Instalare Xilinx ISE și Modelsim	Online sincron (săptămâna 1)	Practică și discuții	2
2. Recapitulate 1 - Entity, Architecture și Signal	Online sincron (săptămâna 2)	Practică și discuții	2

3. Recapitulate 2 - Selected Signal Assignment	Online sincron (săptămâna 3)	Practică și discuții	2
4. Recapitulate 3 - Conditional Signal Assignment – Codificatoare de prioritate (COP)	față în față	Practică și discuții	2
5. Sinteza, implementarea, generarea fișierului de programare și testarea pe placa Spartan 3 a unui COP8	față în față	Practică și discuții	2
6. Simularea unui COP8 cu Modelsim	față în față	Practică și discuții	2
7. Pachete aritmetice – Sumator scăzător pentru numere reprezentate în cod direct.	față în față	Practică și discuții	2
8. Declarația „process” și instrucțiuni secvențiale – Codificator de prioritate cu “Generic”	față în față	Practică și discuții	2
9. Afișaj multiplexat.	față în față	Practică și discuții	2
10. Ceas digital	față în față	Practică și discuții	4
11. Mașini secvențiale	față în față	Practică și discuții	4
12. Recuperare	față în față	Practică și discuții	2
Bibliografie:			
1. Bhasker J. – VHDL Primer, third edition, Prentice Hall, 1999			
2. Jasinski R. – Effective Coding with VHDL - Principles and Best Practice, The MIT Press, 2016			
3. Perry D. – Vhdl Programming By Example, McGraw-Hill, 2002			
4. Skahill K. – VHDL for programmable logic, Addison-Wesley, 1996			

8. Coroborarea conținuturilor disciplinei cu așteptările reprezentanților comunității epistemice, asociațiilor profesionale și angajatori reprezentativi din domeniul aferent programului

Conținutul disciplinei este adaptat și satisface cerințele impuse de piața muncii, fiind agreat de parteneri sociali, asociații profesionale și angajatori din domeniul aferent programului de licență.

9. Evaluare

Tip activitate	9.1. Criterii de evaluare	9.2. Metode de evaluare	9.3. Pondere din nota finală
9.4. Curs	-	-	-
	-	-	-
9.5. Seminar/ laborator /proiect	Aprecierea continuă a muncii independente	Fiecare lucrare de laborator implică rezolvarea mai multor sarcini. Rezolvarea sarcinilor este obligatorie și trebuie îndeplinită într-o singură ședință de laborator (2 ore). Dacă o echipă nu reușește să termine sarcinile obligatorii, lucrarea de laborator se va reface. Se poate reface o singura lucrare de laborator.	0%
	Aprecierea continuă a muncii independente	Șapte lucrări de laborator conțin fiecare o sarcină suplimentară opțională. Rezolvarea sarcinii suplimentare valorează 0,5	0-20%

		puncte. Suma punctelor obținute prin rezolvarea sarcinilor suplimentare se numește bonus și se va adăuga la nota obținută la lucrarea scrisă. Bonusul este limitat la 2 puncte	
9.6. Standard minim de performanță			
Examen: proba scrisă. Condiția de participare la proba scrisă este rezolvarea sarcinilor obligatorii la fiecare lucrare de laborator. Evaluare: Nota finală se calculează cu formula: $\text{nota finală} = \min(10, \text{round}(S+B))$ unde S este nota la proba scrisă și B este bonusul obținut la laborator. S trebuie să fie mai mare sau egal cu 4,5.			

Data completării
01.10.2025

Titular de disciplină,

S.I. dr. ing. Ioan Lemeni

Semnătura titularului

Data avizării în departament
03.10.2025

Director de departament,
Ș.I.dr.ing. Nicolae ENESCU

Semnătura directorului de departament,

.....

Decan,
Prof.dr.ing. Dorin ȘENDRESCU

Semnătura decanului

.....